

JP 62004351

1/9/1

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

02087451 **Image available**

MANUFACTURE OF SEMICONDUCTOR CARRIER

PUB. NO.: 62-004351 [JP 62004351 A]

PUBLISHED: January 10, 1987 (19870110)

INVENTOR(s): SAITO TAMIO

APPLICANT(s): TOSHIBA CORP [000307] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 60-143734 [JP 85143734]

FILED: June 29, 1985 (19850629)

INTL CLASS: [4] H01L-023/48

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 14.2 (ORGANIC
CHEMISTRY -- High Polymer Molecular Compounds)

JOURNAL: Section: E, Section No. 512, Vol. 11, No. 171, Pg. 41, June
02, 1987 (19870602)

ABSTRACT

PURPOSE: To improve the productivity, by burying a semiconductor chip in a package consisting of side members provided by insulator frames and of an upper member provided by an insulation layer, and by connecting an electrode pad on the chip to input/output terminals of a carrier through a conductor pattern.

CONSTITUTION: A semiconductor wafer 1 is cut off on a flexible support sheet 3 into separate chips 4. Insulator frames 5, which will be side members of a semiconductor carrier, are mounted in the gaps defined between the chips 4 so as to fill the gaps and to fix the chips positionally. An insulation layer 6, which will be a surface member, is then deposited on the chip. The insulation layer 6 is melt selectively above an electrode pad 4a on the chip 4 so as to provide an opening 7. Conductor patterns 8 are then formed on the surfaces of the insulator frames 5 and insulation layer 6 such that they are connected to the electrode pad 4a of the semiconductor chip through the opening 7 formed in the insulating layer 6. Finally, the insulator frame 5 is cut off between the semiconductor chips 4 so that semiconductor carriers 9 each consisting of one chip are obtained.

⑨ 日本国特許庁(JP) ⑩ 特許出願公開
⑪ 公開特許公報(A) 昭62-4351

⑫ Int.Cl.⁴
H 01 L 23/48

識別記号 庁内整理番号
6732-5F

⑬ 公開 昭和62年(1987)1月10日

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 半導体キャリアの製造方法

⑮ 特 願 昭60-143734

⑯ 出 願 昭60(1985)6月29日

⑰ 発 明 者 斎 藤 民 雄 川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内
⑱ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地
⑲ 代 理 人 弁理士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

半導体キャリアの製造方法

2. 特許請求の範囲

(1) 素子が形成され且つ電極パッドを有する半導体ウェハを可撓性支持シート上で個々のチップに切断し、該シートを伸長させてそのチップ間間隙を拡大する工程と、

前記シート上で該チップ間間隙を埋める絶縁体フレームを装着する工程と、

この絶縁体フレームが装着された状態で前記チップ上に絶縁層を形成する工程と、

この絶縁層の前記電極パッド上方に開口部を形成する工程と、

この開口部を通して前記電極パッドと接続される導体パターンを前記絶縁体フレームおよび前記絶縁層の表面に形成する工程と、

この導体パターンの形成後、前記チップの相互間で前記絶縁体フレームを切断することにより、チップ単位に分割された半導体キャリアを得る工

程とを備えたことを特徴とする半導体キャリアの製造方法。

(2) 前記絶縁体フレームは樹脂成型品であることを特徴とする特許請求の範囲第1項記載の半導体キャリアの製造方法。

(3) 前記絶縁体フレームは紫外線硬化性樹脂からなるものであることを特徴とする特許請求の範囲第1項記載の半導体キャリアの製造方法。

(4) 前記絶縁体フレームは前記導体パターンと接触する位置に半導体キャリアの入出力端子となる金属ピンが挿入されたものであることを特徴とする特許請求の範囲第1項～第3項のいずれかに記載の半導体キャリアの製造方法。

(5) 前記絶縁体フレームは開口部を有し、その開口部に前記導体パターンと接続され、且つ前記絶縁体フレームの切断によって半導体キャリアの側面上に半導体キャリアの入出力端子として露出する導体が充填されることを特徴とする特許請求の範囲第1項～第3項のいずれかに記載の半導体キャリアの製造方法。

特開昭62-4351(2)

(6) 前記絶縁体フレームの前記開口部への導体の充填を前記導体パターンの形成と同時に進行することを特徴とする特許請求の範囲第5項記載の半導体キャリアの製造方法。

(7) 前記絶縁層は紫外線硬化性樹脂または熱硬化性樹脂からなるものであり、前記開口部を形成する工程は該樹脂からなる絶縁層を選択的に溶解することにより開口部を形成することを特徴とする特許請求の範囲第1項記載の半導体キャリアの製造方法。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は、半導体チップを小型パッケージに実装した半導体キャリアの製造方法に関する。

〔発明の技術的背景とその問題点〕

IC、LSI等の半導体素子の実装法については従来より様々なものがあるが、その一つとして半導体チップをセラミック製のパッケージ内にマウントし、パッケージに設けられた入出力端子に導体パターンを介して接続された電極パッドと、

チップの電極パッドとをワイヤボンディングにより接続して半導体キャリア(チップキャリアともいう)を得る方法がある。

しかしながら、このような方法では半導体キャリアの小型化に限界がある。即ち、縦横方向についてはチップとパッケージ内壁との間にスペースが必要なために、寸法がチップの縦横寸法に比較してかなり大きくなる。高さ方向については、パッケージ底面の厚さとチップの厚さおよびボンディングワイヤの占める高さの合計に若干のマージンを見た寸法が必要であり、2.5mm程度が限界となっている。

また、この方法では半導体チップをチップ単位で、予め用意されたパッケージに別々を実装するため、多数のキャリアをまとめて製造することができず、生産性の面でも問題があった。

〔発明の目的〕

本発明はこのような従来の問題点に鑑みてなされたもので、より小型な半導体キャリアが得られ、しかも生産性の良い半導体キャリアの製造方法を

提供することを目的とする。

〔発明の概要〕

本発明はこの目的を達成するため、まず、素子が形成され且つ電極パッドを有する半導体ウェハを可撓性支持シート上で個々のチップに切断し、該シートを伸張させることによって、そのチップ間間隙を拡大する。

次に、チップをシート上に載せた状態で、この拡大されたチップ間間隙を埋めるように、半導体キャリアの側面部材となる絶縁体フレームを装着して、各チップの位置を固定する。絶縁体フレームは例えば、予め作製された樹脂成型品が使用されるか、あるいはチップ間間隙に紫外線硬化性樹脂樹脂を充填した後、固化させることによって形成される。

次に、この絶縁体フレームが装着された状態で、半導体キャリアの表面部材となる絶縁層をチップ上に形成する。この絶縁層としては、例えばフォトリソストのような紫外線硬化性樹脂、またはポリイミド、アクリル、エポキシ、ブタジェン等の

熱硬化性樹脂を用いることができる。

次に、この絶縁層の半導体チップに設けられた電極パッド上方を選択的に溶解して、開口部を形成する。絶縁層が上述したような樹脂で形成されている場合、これを選択的に溶解するには、反応性イオンエッチング、ケミカルドライエッチング、または紫外線照射等による光反応、あるいはレーザ、マイクロ波照射等による熱反応を利用すればよい。

次に、絶縁体フレームおよび絶縁層の表面に、該絶縁層に形成された開口部を通して半導体チップの電極パッドと接続される導体パターンを形成する。

そして、最後に半導体チップの相互間で絶縁体フレームを切断することにより、チップ単位に分割された半導体キャリアを得る。

なお、半導体キャリアの入出力端子としては例えば、半導体チップの電極パッドに接続された導体パターンの端部をそのまま使用することができ、また、絶縁体フレームに上記導体パターンと

特開昭62-4351 (3)

接触する位置に金属ピンを挿入しておけば、この金属ピンを入出力端子とすることもできる。さらに別の方法として、絶縁体フレームに開口部を設けておき、ここに例えば上記導体パターンの形成時に導体を同時に充填しておけば、絶縁体フレームを切断した時に半導体キャリアの側面上に該導体が露出するので、これを入出力端子とすることが可能である。

〔発明の効果〕

本発明の方法によって得られた半導体キャリアは、絶縁体フレームの構成部材からなる側面部材と絶縁層からなる上面部材とにより形成されたパッケージに半導体チップが埋め込まれ、しかもチップ上の電極パッドとキャリアの入出力端子とが導体パターンによって接続された構造となるので、従来法によって得られた半導体キャリアに比較して小型化される。即ち、従来法では予め別工程で作製されたパッケージ内にチップをマウントする関係で、パッケージ内壁とチップとの間にスペースが必要であるため、縦横寸法が増加するが、本

発明によるとこのようなスペースが不要であり、またワイヤボンディングのためのスペースが不要であるため、高さ方向の寸法も大きく減少する。

さらに、本発明によると同一の半導体ウェハから切出されたチップを、一連の工程で同時に半導体キャリア化できるため、チップ単位で別々に半導体キャリアにする従来法に比較して生産性が著しく向上し、キャリアの単価を引下げることが可能である。

〔発明の実施例〕

第1図を参照して本発明の第1の実施例を説明する。まず、第1図(a)に示すように既に素子が形成され、且つ所要位置に電極パッドが形成された半導体ウェハ1に、チップ切出し用の切れ目2を入れた後、ウェハ1を同図(b)に示すようにゴムシートのような可塑性シート3上に貼り付ける。この状態で例えばローラ等を用いてウェハ1に適当な力を加えることにより、ウェハ1を切れ目2に沿って切断して個々の半導体チップ4に分割する。この後、シート3を四方八方に伸張す

ることにより、第1図(c)に示すようにチップ4間の間隙を拡大する。この第1図(c)の状態では、チップ4間の間隙は規定されていない。

次に、第1図(d)に示すような絶縁体フレーム5を用意し、これを同図(e)に示す如くチップ4間の間隙を埋めるように嵌着する。絶縁体フレーム5は、この例では樹脂の成型品が使用される。

次に、第1図(f)に示すようにチップ4上に絶縁層6を形成する。この絶縁層6は例えばチップ4上に紫外線硬化性樹脂を充填し、これを上側から紫外線の照射により硬化させることによって形成することができる。

次に、第1図(g)(h)に示すように絶縁層6の、チップ4上の電極パッド4a上方に開口部7を形成する。この開口部7の形成方法としては、絶縁層6が紫外線硬化性樹脂の場合は例えば開口部7を形成すべき部分を選択的に露光した後、RIE(反応性イオンエッチング)またはCDE(ケミカルドライエッチング)、または紫外線の

照射による光反応、あるいはレーザ光またはマイクロ波の照射による熱反応を利用して除去すればよい。

次に、第1図(i)(j)に示すように、絶縁体フレーム5および絶縁層6上に導体パターン8を形成する。この導体パターン8の一端側は第1図(g)(h)の工程により形成された開口部7を通してチップ4上の電極パッド4aと接続され、他端側はフレーム5上に延在される。導体パターン8の形成法としては、無電解めっき、蒸着またはCVDとフォトリソエッチングの工程、あるいは印刷、導体箔の接着等のいずれでもよく、特に限定されない。ここで、チップ4間の間隙がフレーム5によって均一に規定されていることにより、導体パターン8のパターニングを全チップ4について共通にできる、即ちフォトリソエッチングで用いるマスクや、印刷で用いるスクリーン等のパターンが単純な繰返しパターンでよいから、導体パターン8の形成を容易に行なうことができる。

そして、最後に第1図(i)の破線に沿って絶

特開昭62-4351(4)

絶縁体フレーム5を切断することにより、チップ4単位に分割された半導体キャリアを得る。フレーム5の切断の手段としては、半導体チップを切断するのに通常使用される自動送り切断機を用いることができる。即ち、個々のチップ4間の間隙はフレーム5によって規定されているため、フレーム5を自動送り切断機により一定ピッチでX、Y方向に送りながら切断することが可能である。

以上の工程により、第1図(k)に示すような、チップ4の側面がフレーム5の構成部材、上面が絶縁層6でそれぞれ覆われ、且つ導体パターン8の端部を入出力端子とする半導体キャリア9を同時に多数個得ることができる。導体パターン8の端部に形成された入出力端子は、例えば半導体キャリア8を基板等に実装する場合のワイヤボンディングとして用いられる。

次に、第2図を参照して本発明の第2の実施例を説明する。第2図(a)～(g)はそれぞれ第1図の(e)～(k)に対応する工程を示している。この実施例では第2図(a)に示すように、

絶縁体フレーム5に予め金属ピン10を挿入しておく。そして、以後は第2図(b)～(f)に示すように第1図(f)～(j)と同様の工程を行えば、導体パターン8と金属ピン10とが接触されることにより、第2図(g)に示すような、チップ4の側面がフレーム5の構成部材、上面が絶縁層6でそれぞれ覆われ、且つ導体パターン8の端部に接続された金属ピン10を入出力端子とする半導体キャリア11が得られる。

第3図に本発明の第3の実施例を示す。第3図(a)～(g)は第1図(e)～(k)に対応する工程を示している。この実施例において第3図(a)(b)までの工程は第1図の実施例と同様であり、第3図(c)(d)の工程において絶縁層6に電極パッド4a上の開口部7を形成する際、同時に絶縁体フレーム5にこれらの開口部7にそれぞれ対応した開口部12を形成する。そして、第3図(e)(f)の工程において導体パターン8を形成する際、同時にフレーム5の開口部12に導体13を充填する。この後、先と同様に絶縁

体フレーム5を切断すれば、第3図(g)に示すような、チップ4の側面がフレーム5の構成部材、上面が絶縁層6でそれぞれ覆われ、且つ導体パターン8の端部に接続された導体13が側面に入出力端子として露出した半導体キャリア14を得ることができる。

なお、本発明は上記した実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変形して実施することができる。例えば実施例では絶縁体フレーム5を樹脂の成型品として説明したが、第1図(c)の工程後、チップ4間の間隙に紫外線硬化性樹脂または熱硬化性樹脂を充填し、それを硬化させてもよい。このチップ間間隙への樹脂の充填を、絶縁層6となる樹脂の充填と同時に進行することも可能であり、その場合、例えば紫外線硬化性樹脂を充填後、チップ4をマスクとして下側から紫外線を照射し、いわゆるセルフアライメントによりチップ4間の領域のみを先に硬化させて絶縁体フレームを形成し、その後に絶縁層6となる領域を硬化させればよい。

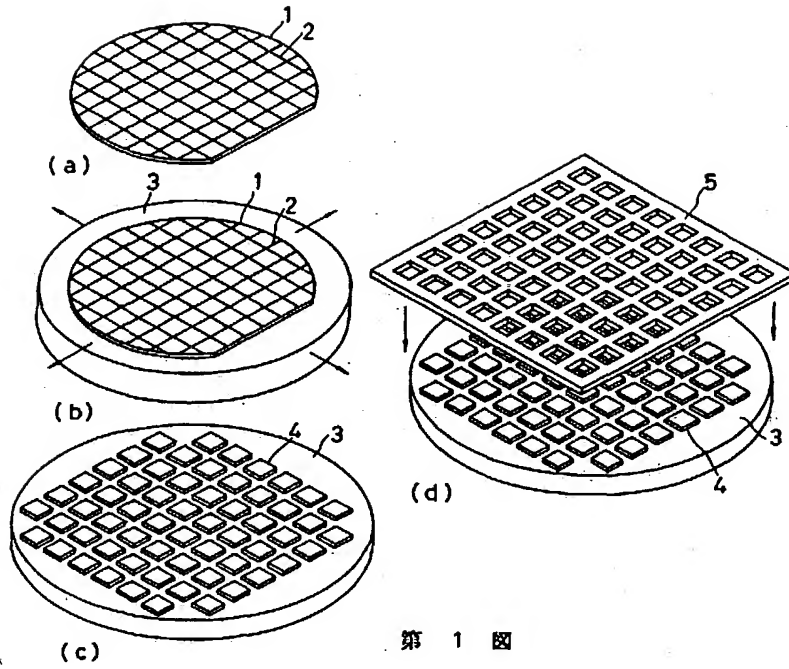
4. 図面の簡単な説明

第1図(a)～(k)は本発明の第1の実施例に係る半導体キャリアの製造工程を説明するための図、第2図(a)～(g)は本発明の第2の実施例に係る製造工程の第1図と異なる部分を説明するための図、第3図(a)～(g)は本発明の第3の実施例に係る製造工程の第1図と異なる部分を説明するための図である。

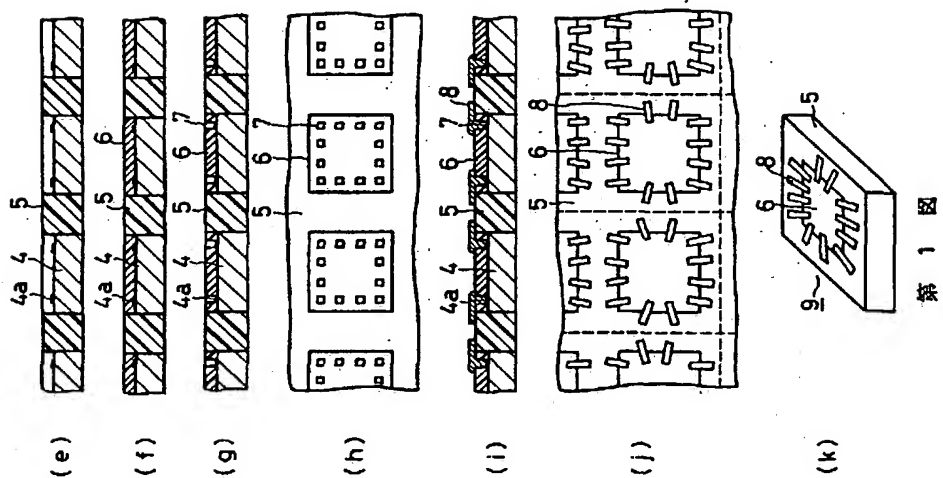
1…半導体ウェハ、2…切れ目、3…可撓性シート、4…半導体チップ、5…絶縁体フレーム、6…絶縁層、7…開口部、8…導体パターン、9…半導体キャリア、10…金属ピン、11…半導体キャリア、12…開口部、13…導体、14…半導体キャリア。

出願人代理人 弁理士 鈴江武彦

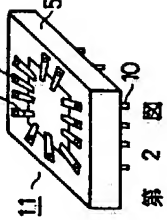
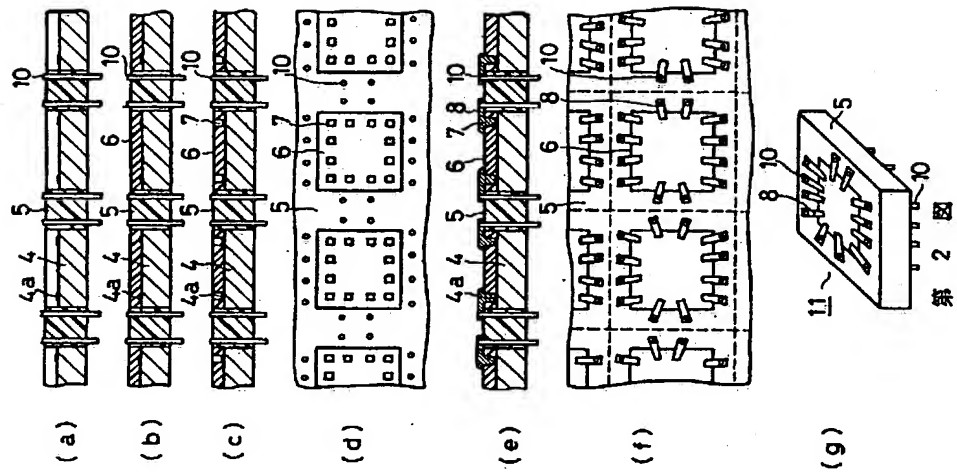
特開昭62-4351(5)



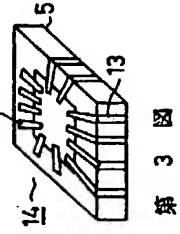
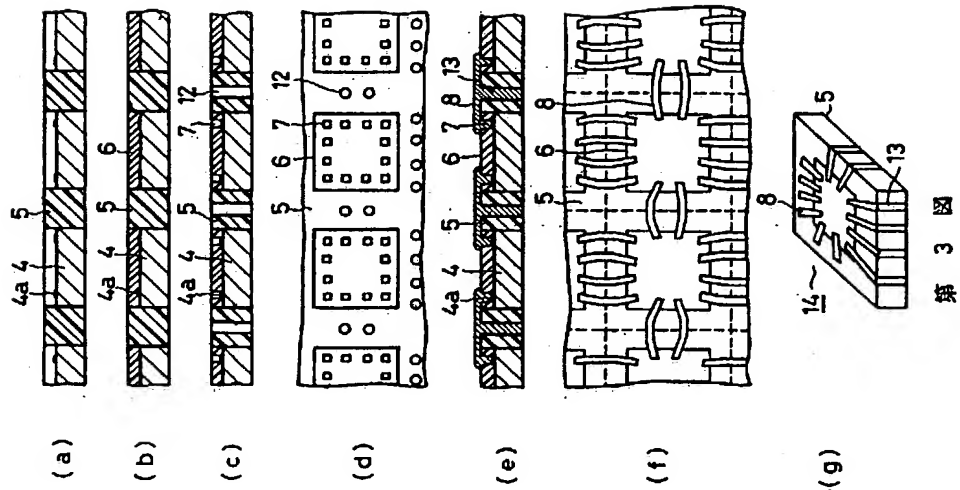
第 1 図



第 1 図



第 2 図



第 3 図